

[Previous Doc](#)    [Next Doc](#)    [Go to Doc#](#)  
[First Hit](#)

[Generate Collection](#)

L4: Entry 4 of 5

File: JPAB

Sep 10, 1991

PUB-NO: JP403206928A  
DOCUMENT-IDENTIFIER: JP 03206928 A  
TITLE: IC TEMPERATURE SENSOR

PUBN-DATE: September 10, 1991

INVENTOR-INFORMATION:

NAME	COUNTRY
TSUJI, TAKAHIRO	

ASSIGNEE-INFORMATION:

NAME	COUNTRY
RICOH CO LTD	

APPL-NO: JP02001793  
APPL-DATE: January 9, 1990

US-CL-CURRENT: 374/163  
INT-CL (IPC): G01K 7/00

ABSTRACT:

PURPOSE: To suppress the effect of the dispersion in characteristics of an element by connecting the output of a differential amplifier circuit and a first transistor through a resistor by a feedback method, and setting the sizes of the first and second transistors at the specified sizes.

CONSTITUTION: One output O1 of a reference voltage circuit 1 is connected to one end of a resistor R1. The other end of the resistor R1 is connected to the base of a transistor Q2 of a differential amplifier circuit 2 and a resistor R2. The emitter of the transistor Q2 is connected to one end of an emitter constant-current source Ir1 for the emitter of a transistor Q4. The other end of the current source Ir1 is connected to a lowest potential VEE. The sizes of the emitters of the transistors Q2 and Q4 are made to be m:n. Then, the difference ΔVBE between a voltage VBE2 between the base and the emitter of the transistor Q2 and a voltage VBE4 between the base and the emitter of the transistor Q4 can be obtained. A base potential V2 of the transistor Q4 is determined by a reference voltage source. When temperature is not fluctuated, a potential V3 can be obtained. The potentials V1 and V2 are obtained, and the effect of the dispersion peculiar to the element can be suppressed.

COPYRIGHT: (C)1991, JPO&Japio

[Previous Doc](#)    [Next Doc](#)    [Go to Doc#](#)

⑩日本国特許庁(JP)

⑪特許出願公開

⑫公開特許公報(A) 平3-206928

⑬Int.Cl.<sup>9</sup>  
G 01 K 7/00

識別記号 391 C  
府内整理番号 7267-2F

⑭公開 平成3年(1991)9月10日

審査請求 未請求 請求項の数 1 (全5頁)

⑮発明の名称 IC温度センサ

⑯特 願 平2-1793

⑰出 願 平2(1990)1月9日

⑱発明者 辻 貴浩 東京都大田区中馬込1丁目3番6号 株式会社リコー内

⑲出願人 株式会社リコー 東京都大田区中馬込1丁目3番6号

明細書

1. 発明の名称 IC温度センサ

2. 特許請求の範囲

(1) 二出力の基準電圧回路と、この基準電圧回路の二出力が入力される差動増幅回路と、を備え、前記基準電圧回路の一方の出力が抵抗を介して前記差動増幅回路の第1の入力トランジスタに入力され、前記基準電圧回路の他方の出力が第2の入力トランジスタに入力され、前記差動増幅回路の出力と第1の入力トランジスタ間が抵抗を介して帰還接続されていると共に、前記第1と第2のトランジスタの大きさを所定の比率でもって設定したことを特徴とするIC温度センサ。

3. 発明の詳細な説明

(イ) 産業上の利用分野

本発明は、半導体集積回路（以下、ICという）オーディオ用パワーIC、モータ制御用IC等のICチップの温度を検出するIC温度センサに関する。

(ロ) 従来の技術

第5図は従来のIC温度センサで、Ir<sub>1</sub>は定電流源、D<sub>1</sub>はダイオードであり、この回路は、ダイオードD<sub>1</sub>のアノード・カソード間電圧V<sub>AS</sub>が約-2mV/°Cの温度特性を有することを利用し、定電流源Ir<sub>1</sub>とダイオードD<sub>1</sub>との接続点から温度に比例した電圧が検出される。

この回路は、極めて簡単に構成できるが、この回路構成においては、素子特性のばらつきにより、最悪温度係数が10%程度ばらつきが生じるという問題があった。

そこで、素子特性のばらつきを考慮した回路が特開昭61-118630号公報等に提案されている。この種の回路は第6図に示す如く、ベース・コレクタ間を短絡したトランジスタQ<sub>1</sub>と、このトランジスタQ<sub>1</sub>のベースと共に接続されたトランジスタQ<sub>2</sub>とを備え、電圧V<sub>cc</sub>が夫々のトランジスタQ<sub>1</sub>Q<sub>2</sub>のコレクタに抵抗R<sub>1</sub>、R<sub>2</sub>を介して印加され、またトランジスタQ<sub>2</sub>のエミッタは抵抗R<sub>3</sub>を介して接地される。そして、トランジスタQ<sub>2</sub>のコレクタよりチップ温度に応じた電圧が

取り出される。

この第6図の回路は、

$$V_{out} = V_{cc} - I_s \cdot R_s + V_{cc} - (V_{cc} - V_{out}) R_s / R_s \quad (1)$$

となることを利用したものである。

ところで上述の(1)式は、

$$V_{cc} - V_{out} = \frac{KT}{q} \ln \frac{I_s}{I_s} - \frac{q}{KT} \ln \frac{I_s}{I_s} = \frac{KT}{q} \ln \frac{I_s}{I_s} \quad (2)$$

となる。

ここで、Kはボルツマン定数、qは電子の電荷、Isはトランジスタの飽和電流、Tは絶対温度である。

このように、第6図に示す回路構成では、回路の精度を悪くしているIsの影響を受けない。

しかしながら、上述した第6図の回路においても、Vccが変動すると、Voutも変動する欠点がある。

また、第7図に示すように、入力トランジスタの大きさに差をつけ、トランジスタのベース・エミッタ間電圧に差を生じせしめ、温度に比例した電流を取り出すように構成したものがある。すな

わち、第7図において、コレクタ・ベースを短絡したトランジスタQ1のベースとトランジスタQ2のベースとを接続し、両者のトランジスタQ1、Q2のエミッタにI1の電流が与えられる。一方、トランジスタQ1のコレクタとが接続されると共に、ベース・コレクタが短絡されたトランジスタQ2のコレクタにトランジスタQ1のコレクタが接続される。また、トランジスタQ1及びQ2のベースは共通接続されており、トランジスタQ2のエミッタは抵抗Rを介してトランジスタQ2のエミッタに共通接続されている。

而して、第7図の回路のものでは、

$$V_T = V_{cc} - V_{out} = \frac{KT}{q} \ln \frac{I_1}{I_2} = \frac{KT}{q} \ln \frac{nI_s}{I_s} = \frac{KT}{q} \ln n \quad (3)$$

となる。

$$\text{ここで}, I_T = I_1 + I_2 = 2I_s (\because I_1 = I_2)$$

$$I_s = \frac{V_T}{R} = \frac{KT}{qR} \ln n \quad (\because (3) \text{より}) \text{であるから},$$

$$I_T = 2KT/qR \ln n$$

となり、回路を流れる全電流は温度に比例することになる。

しかしながら、この回路のものでは、出力は電流として、現われるため扱いにくく、他に電流-電圧変換回路を必要とするなどの難点がある。

#### (ハ) 発明が解決しようとする課題

前述したように、第6図の回路のものにおいては、Vccの変動により出力が変動するという欠点があり、また第7図の回路においては、出力が電流として現われるために取り扱いが困難であるなどの問題があった。

本発明は上述した問題点に悩みなされたものにして、素子特性のばらつきによる影響を抑制し、精度の良好な温度センサを提供することをその課題とする。

#### (ニ) 課題を解決するための手段

本発明は、二出力の基準電圧発生回路と、この基準電圧発生回路の二出力が入力される差動増幅回路と、を備え、基準電圧発生回路の一方の出力が抵抗を介して差動増幅回路の第1の入力トラン

ジスクに入力され、基準電圧回路の他方の出力が第2の入力トランジスタに入力され、差動増幅回路の出力と第1のトランジスタ間が抵抗を介して帰還接続されていると共に、所定の比率でもって第1と第2のトランジスタの大きさを設定したことを特徴とする。

#### (ホ) 作用

本発明においては、基準電圧回路からの出力が入力されてトランジスタの大きさにより、差電圧を得、その差電圧を基に温度センサ出力が得られる。基準電圧回路からの出力精度を保持することで、物理的に決まる値で素子特性のばらつきに依存しない精度の良い温度センサが得られる。更に、抵抗並びに大きさの比率を目的によって変化させることにより、所望の出力が得られる。

#### (ヘ) 実施例

以下、本発明を第1図ないし第4図に従い説明する。

第1図は本発明の基本的構成を示す回路図である。

まず、本発明においては、二出力の基準電圧回路1を備える。この基準電圧回路1の一方の出力O<sub>1</sub>は抵抗R<sub>1</sub>の一端と接続する。この抵抗R<sub>1</sub>の他端は、整流増幅回路2の第1の入力トランジスタとしてのトランジスタQ<sub>1</sub>のベースと抵抗R<sub>2</sub>に接続される。そして、トランジスタQ<sub>1</sub>のエミッタは、第2の入力トランジスタとしてのトランジスタQ<sub>2</sub>のエミッタと定電源I<sub>T1</sub>の一端に接続され、定電源I<sub>T1</sub>の他端は最低電位V<sub>EE</sub>に接続される。また、トランジスタQ<sub>1</sub>のコレクタは、トランジスタQ<sub>1</sub>のコレクタ、ベース及びトランジスタQ<sub>2</sub>のベースに接続され、トランジスタQ<sub>2</sub>のコレクタはトランジスタQ<sub>2</sub>のコレクタヒトランジスタQ<sub>3</sub>のベースに接続される。更に、各トランジスタQ<sub>1</sub>、Q<sub>2</sub>、Q<sub>3</sub>のエミッタは電源電圧V<sub>CC</sub>に接続される。トランジスタQ<sub>2</sub>のコレクタは定電流源I<sub>T2</sub>と抵抗R<sub>2</sub>に接続される、これを出力とする。I<sub>T2</sub>の他端はV<sub>EE</sub>につながっている。また、基準電圧回路1の他方の出力は、トランジスタQ<sub>4</sub>のベースに

接続されている。

ここで、トランジスタQ<sub>1</sub>とQ<sub>2</sub>はカレントミラーを構成しており、そのコレクタ電流のI<sub>C1</sub>とI<sub>C2</sub>は等しい。

又、トランジスタQ<sub>1</sub>とQ<sub>2</sub>は、そのエミッタの大きさをm:nにしておけば、トランジスタQ<sub>1</sub>のベース・エミッタ間電圧V<sub>BE1</sub>とトランジスタQ<sub>2</sub>のベース・エミッタ間電圧V<sub>BE2</sub>の差△V<sub>BE</sub>は、

$$\begin{aligned}\Delta V_{BE} &= V_{BE1} - V_{BE2} = \frac{KT}{q} \ln \frac{I_{C1}}{m \cdot I_{C2}} - \frac{KT}{q} \ln \frac{I_{C2}}{n \cdot I_{C1}} \\ &= \frac{KT}{q} \ln \frac{n \cdot I_{C2}}{m \cdot I_{C1} \cdot I_{C2}} \\ &= \frac{KT}{q} \ln \frac{n \cdot I_{C2}}{m \cdot I_{C1}}\end{aligned}\quad (5)$$

となる。

又、IC内部ではI<sub>C1</sub>とI<sub>C2</sub>となる。

ここで、トランジスタQ<sub>2</sub>のベース電位V<sub>B</sub>は基準電圧源によって決まっており、温度変動はないものと考えると、トランジスタQ<sub>2</sub>のベース電

位V<sub>B</sub>は、

$$\begin{aligned}V_B &= V_{CC} - V_{BE2} + V_{BE1} + V_{EE} + \Delta V_{BE} \\ &= V_{CC} + \frac{KT}{q} \ln \frac{n \cdot I_{C2}}{m \cdot I_{C1}} \quad (\because (5) \text{ より})\end{aligned}\quad (6)$$

また、抵抗R<sub>1</sub>を流れる電流I<sub>C1</sub>のトランジスタQ<sub>2</sub>のベースに流れる電流を無視すると、

$$\begin{aligned}V_{OUT} &= V_{CC} - (R_1 + R_2) I_{C1} = V_{CC} - \frac{R_1 + R_2}{R_1} (V_B - V_{EE}) \\ &= V_{CC} - \frac{R_1 + R_2}{R_1} \left\{ V_{CC} + \frac{KT}{q} \ln \frac{n \cdot I_{C2}}{m \cdot I_{C1}} \right\} \quad (\because (6) \text{ より})\end{aligned}\quad (7)$$

と表せる。

ここで、V<sub>B</sub>、V<sub>CC</sub>を精度よく出すことができれば、

$$\frac{R_1 + R_2}{R_1} = \frac{KT}{q} \ln \frac{n \cdot I_{C2}}{m \cdot I_{C1}} \quad \text{のばらつきは、IC}$$

では夫々±3%、±2mV程度に抑えこむことができる。精度のよい温度センサが得られる。

また、トランジスタのm:nの比率、V<sub>B</sub>とV<sub>CC</sub>、R<sub>1</sub>とR<sub>2</sub>を目的によって変化させられる

ことができるという自由度の高さも有し、電源電圧の影響もほとんど受けない。

更に、R<sub>1</sub>+R<sub>2</sub>/R<sub>1</sub>、n:I<sub>C2</sub>/m:I<sub>C1</sub>はそれ自体温度特性をほとんど持たないので、(7)式からV<sub>OUT</sub>は温度に対してリニアに変化し、その傾きは正となる。第2図は上述した回路の温度とV<sub>OUT</sub>の関係を示した特性図である。

第3図は、本発明の具体的な実施例の一つである。第1図における基準電圧回路1をバンドギャップリフアンス回路によって構成したものである。この基準電圧回路1は、電源電圧V<sub>CC</sub>が抵抗R<sub>1</sub>及びダイオードD<sub>1</sub>、D<sub>2</sub>を介して接地され、この抵抗R<sub>1</sub>とダイオードD<sub>1</sub>間の電圧がトランジスタQ<sub>1</sub>のベースに与えられる。そしてトランジスタQ<sub>1</sub>のコレクタには電源電圧V<sub>CC</sub>と接続されている。このトランジスタQ<sub>1</sub>のエミッタはトランジスタQ<sub>2</sub>、Q<sub>3</sub>のベース及びトランジスタQ<sub>2</sub>のエミッタと接続される。トランジスタQ<sub>2</sub>のコレクタはトランジスタQ<sub>3</sub>のエミッタと接続され、そして、トランジスタQ<sub>3</sub>のベースに

接続される。このトランジスタ  $Q_{11}$  のコレクタは接地される。トランジスタ  $Q_{10}$  のエミッタは抵抗  $R_4$ 、 $R_5$  を介して接地され、この抵抗で分圧された出力がトランジスタ  $Q_{11}$  のエミッタに供給されている。トランジスタ  $Q_{10}$  のエミッタは電源電圧  $V_{cc}$  と接続され、このトランジスタ  $Q_{10}$  のエミッタとトランジスタ  $Q_{11}$  のエミッタが接続されている。このトランジスタ  $Q_{11}$  のコレクタはトランジスタ  $Q_{12}$  のコレクタと接続される。更に、このコレクタはトランジスタ  $Q_{12}$  のベースと接続される。トランジスタ  $Q_{12}$  のベースはダイオード  $D_3$ 、 $D_4$  を介して、電源電圧  $V_{cc}$  が接続され、更にこのベースは抵抗  $R_6$  を介して接地される。そして、トランジスタ  $Q_{12}$  のエミッタ出力が、第 1 の出力  $O_1$  として出力される。そしてこのエミッタに抵抗  $R_7$ 、 $R_8$  を介して接地された抵抗分割出力が第 2 の出力  $O_2$  として出力される。

この回路はよく知られているように、 $O_1$  に約 1.2 V の電圧を出力するように作られており、この場合、電源電圧変動や、温度変動による出力

$O_2$  の変動は、数十 mV 程度には抑えられる。更に、出力  $O_2$  を  $O_1$  の抵抗分割出力とした場合、 $O_2$  の変動は  $O_1$  の変動の  $R_7/R_7+R_8$  に抑えられる事になる。

このような構成の他に、基準電圧回路の  $O_1$  と  $O_2$  を同一の一端子とし、第 1 図で  $V_1 = V_2$  とした場合や、センサの入力部にあたる第 1 図の  $Q_{11}$ 、 $Q_{12}$  を NPN トランジスタではなく、PNP トランジスタを用いた形式にしても可能である。これらの回路は一般に、第 4 図の回路で表すことができる。第 4 図に示すように、二出力の基準電圧回路 1 からの一方の出力  $O_1$  が差動増幅回路 2 の負端子 - に抵抗  $R_9$  を介して入力される。また、差動増幅回路 2 の正端子 + には基準電圧回路 1 に他方の出力  $O_2$  が入力される。そして、差動増幅回路 2 の出力  $V_{out}$  と負入力 - との間に抵抗  $R_{10}$  を介して負帰還接続されている。

そして、本発明はこの差動増幅回路 2 の第 1 及び第 2 の入力トランジスタの大きさを所定の比率によって設定されている。

また、本発明の温度センサは、その出力に比較器を接続することにより、ある温度で出力が変化する温度検出装置にも応用できる。

#### (ト) 発明の効果

本発明は、電源電圧変動、素子特性のばらつきによる影響を押えたので、精度のよい温度センサを実現することができる。また、全て IC に内蔵でき、外付回路が必要なくなり、システムとしてもスペースを有効利用できる。

#### 4. 図面の簡単な説明

第 1 図は本発明の基本的構成を示す回路図、第 2 図はその回路の温度と電圧との関係を示す特製図、第 3 図は本発明の具体的な一実施例を示す回路図、第 4 図は本発明の他の実施例の回路図である。

第 5 図ないし第 7 図は夫々従来装置を示す回路図である。

1 … 基準電圧回路、2 … 差動増幅回路、 $Q_1$  … 第 1 の入力トランジスタ、 $Q_2$  … 第 2 の入力トランジスタ。

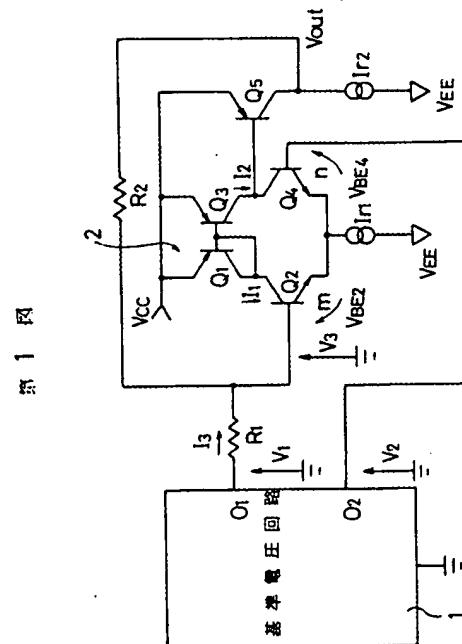
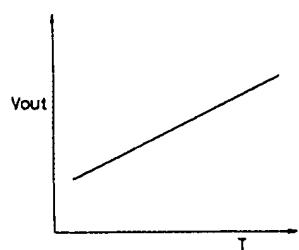
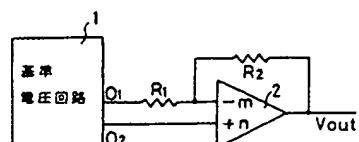


図  
一  
絃

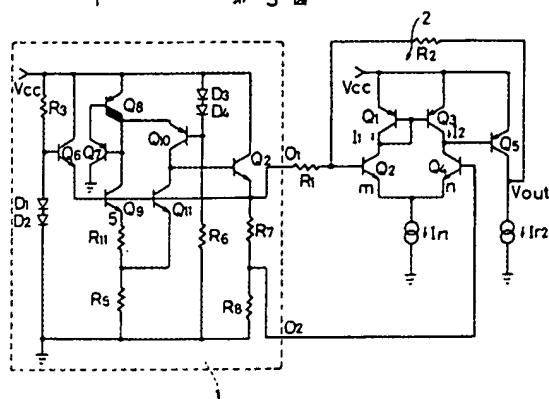
第 2 図



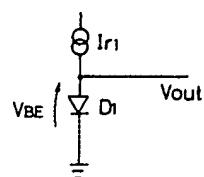
第 4 図



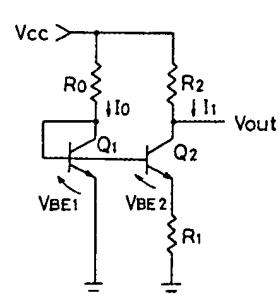
第 3 図



第 5 図



第 6 図



第 7 図

